

(11)特許出願公開番号  
特開2000-112571  
(P2000-112571A)

(43)公開日 平成12年4月21日(2000.4.21)

(51) Int.Cl.	識別記号	FI	テマコード(参考)
G 0 6 F	1/18	G 0 6 F	3 2 0 J
	1/26		B
	3/00		3 3 0 G
			3 3 1 E

審査請求 未請求 請求項の数 3 OL (全 5 頁)

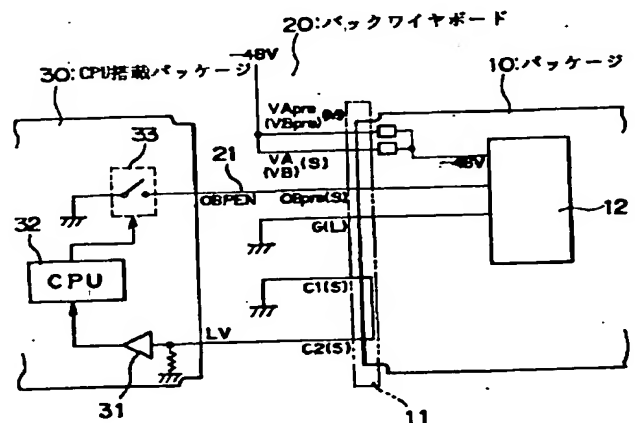
(21)出願番号	特願平10-282245	(71)出願人	000003104 東洋通信機株式会社 神奈川県高座郡寒川町小谷2丁目1番1号
(22)出願日	平成10年10月5日(1998.10.5)	(72)発明者	前多 敏幸 神奈川県高座郡寒川町小谷2丁目1番1号 東洋通信機株式会社内
		(74)代理人	100098039 弁理士 遠藤 恭 Fターム(参考) 5B011 DB19 DB21 DB26 HH02 MA02 MB11

(54) 【発明の名称】 電子機器における実装基板上の電源起動装置

(57) 【要約】

【課題】 主基板に対し複数の副基板を着脱可能に実装する電子機器において、副基板の挿入時において発生する可能性がある電源ユニットの異常動作を回避する。

【解決手段】 本発明は、主基板２０上に備えられた副基板実装用の雄又は雌コネクタと、各副基板１０の所定の辺に備えられ、主基板側に電気的に接続される多数の電極を上記辺に沿って配列した、主基板上のコネクタに嵌合される雌又は雄コネクタ１１と、副基板１０における位置的に離れた複数の電極Ｃ１、Ｃ２が、主基板側に電気的に接続されたことを検出するための実装検出手段３１と、実装検出手段３１によって所定の副基板１０における上記電極の接続が検出されたことに基いて、副基板の電源１２を起動する制御手段３２を備える。



1

## 【特許請求の範囲】

【請求項1】 主基板に対し複数の副基板を着脱可能に実装する電子機器において、  
上記主基板上に備えられた上記副基板実装用の雄又は雌コネクタと、  
上記各副基板の所定の辺に備えられ、上記主基板側に電氣的に接続される多数の電極を上記辺に沿って配列した、上記主基板上のコネクタに嵌合される雌又は雄コネクタと、  
上記副基板における位置的に離れた複数の電極が、上記主基板側に電氣的に接続されたことを検出するための実装検出手段と、  
上記実装検出手段によって所定の副基板における上記電極の接続が検出されたことに基いて、上記副基板の電源を起動する制御手段と、  
を備えたことを特徴とする電子機器における実装基板上の電源起動装置。

【請求項2】 上記各副基板における多数の電極は、上記主基板上のコネクタに副基板上的コネクタを嵌合する際に、上記主基板側に最初に電氣的に接続される第1の群と、次に接続される第2の群と、最後に接続される第3の群とに分けられ、上記実装検出手段による検出の対象となる複数の電極を上記第3の群のものとしたことを特徴とする請求項1記載の電子機器における実装基板上の電源起動装置。

【請求項3】 上記実装検出手段及び上記制御手段を、所定の副基板上に備えたことを特徴とする請求項1又は2記載の電子機器における実装基板上的電源起動装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、主基板に対し複数の副基板を着脱可能に実装する電子機器における実装基板上的電源起動装置に関する。

## 【0002】

【従来の技術】 近年、多くの電子機器において、主基板に対し複数の副基板を着脱可能に実装する形態のシステムが広く採用されている。この種のシステムでは、ユーザの要求や仕様の変更に応じて、異なる種類、機能、性能等を有する副基板を選択的に主基板に対し実装することによって、容易にシステムの変更ができるというメリットがある。多重変換装置や中継器等の通信機器においても、この主のシステムが広く採用されており、一般にバックワイヤードと呼ばれる主基板に対しパッケージと呼ばれる副基板を差替えることにより、収容回線数の変更、冗長構成の変更等が容易に達成される。

【0003】 図4及び図5は、従来の多重変換装置におけるパッケージ側の構成ブロック図及びその回路図を示している。図に示すように、多重変換装置その他の通信機器において、各パッケージ10は、バックワイヤードに実装するためのコネクタ部11を有している。コ

2

ネクタ部11には、その辺に沿って多数の電極が一行に配列されており、バックワイヤード側の雌コネクタに、このコネクタ部11を嵌合することによって、パッケージ10側の電極とバックワイヤード側の雌コネクタ内に設けた電極とが接触し、バックワイヤードとパッケージ10との電氣的な接続が達成される。

【0004】 図4に示すように、多重変換装置その他の通信機器において、各パッケージ10は、各パッケージ内の電子部品を動作させるための電源ユニット12を備える。電源ユニット12は、パッケージ10を実装した際に、バックワイヤードから電極VA及びVBを通して所定の電圧（本例では4.8V）を供給され、電極OBPENがバックワイヤード側のグランド端子に接続されることによって、起動するよう構成されていた。なお、このようなシステムにおいては、通常、図に示すように、電極VA及びVBよりも先に導通が達成されるよう構成された電極VAPre及びVBPreが備えられ、パッケージ10の挿入時に過電流が生じることを回避している。

## 【0005】

【発明が解決しようとする課題】 しかしながら、バックワイヤードに対するパッケージの装着が不十分な場合や装着時にパッケージ10が傾いた状態でコネクタへの嵌合がなされた場合、上記電源ユニット12の起動上、問題が生じていた。すなわち、通常この種の実装構造においては、上記電源供給用の電極VA及びVBが導通する前に、起動用の電極OBPENが導通することがないように配慮がなされているが、パッケージの装着の仕方によって、偶発的に電極VA及びVBより先に電極OBPENが導通することがあった。このような場合、電極VAPre及びVBPreから4.8Vの電圧が供給された状態で、電源ユニット12が起動することとなる。その結果、抵抗R1及びR2で電圧降下が発生し、電源ユニット12の入力端での電圧が上記電圧降下分だけ上昇して、異常動作、すなわち電源のオン、オフの繰り返しを引き起こしていた。

【0006】 従って本発明の目的は、上記パッケージの挿入時において発生することがある電源ユニットの異常動作を回避することにある。

## 【0007】

【課題を解決するための手段】 上記目的を達成するため本発明は、主基板に対し複数の副基板を着脱可能に実装する電子機器において、上記主基板上に備えられた上記副基板実装用の雄又は雌コネクタと、上記各副基板の所定の辺に備えられ、上記主基板側に電氣的に接続される多数の電極を上記辺に沿って配列した、上記主基板上のコネクタに嵌合される雌又は雄コネクタと、上記副基板における位置的に離れた複数の電極が、上記主基板側に電氣的に接続されたことを検出するための実装検出手段と、上記実装検出手段によって所定の副基板における上記電極の接続が検出されたことに基いて、上記副基板の電源を起動する制御手段と、を備えて構成される。

3

【0008】ここで、上記各副基板における多数の電極は、上記主基板上のコネクタに副基板上のコネクタを嵌合する際に、上記主基板側に最初に電氣的に接続される第1の群と、次に接続される第2の群と、最後に接続される第3の群とに分けられ、上記実装検出手段による検出の対象となる複数の電極を上記第3の群のものとするのが好ましい。

【0009】本発明においては更に、上記実装検出手段及び上記制御手段を、所定の副基板上に備えた構成としてもよい。

【0010】

【発明の実施の形態】以下、図示した一実施形態に基いて本発明を詳細に説明する。図1及び図2は、本発明に係る電源起動装置を実装した多重変換装置におけるパッケージ側の構成ブロック図及びその回路図を示している。これら図において多重変換装置は、バックワイヤード20上に、多数のパッケージ10を実装可能である。各パッケージ10は、従来におけるものと同様、各パッケージ内の電子部品を動作させるための電源ユニット12を備える。電源ユニット12は、パッケージ10を実装した際に、バックワイヤードから電極VA及びVBを通して所定の電圧（本例では48V）を供給される。また、従来同様、パッケージ10には、この電極VA及びVBよりも先に導通が達成されるよう構成された電極VAPre及びVBPreが備えられ、パッケージ10の挿入時に過電流が生じることを回避している。

【0011】各パッケージ10は、バックワイヤード20への接続構造として、コネクタ部11を備える。コネクタ部11には、その辺に沿って多数の電極が一行に配列されており、バックワイヤード20側の雌コネクタに、このコネクタ部11を嵌合することによって、パッケージ10側の電極とバックワイヤード側の雌コネクタ内に設けた電極とが接触し、バックワイヤードとパッケージ10との電氣的な接続が達成される。

【0012】図3は、各パッケージ10のコネクタ部11を拡大して示す図である。この図で明らかなように、コネクタ部11には、長さの異なる3種類の電極（以下では、それぞれ長いものから電極L、M、Sと言う）が配列されている。図に示すように、電極Lは、パッケージ10の端部まで至っており、電極M、Sの順に従って、パッケージ10の端部からの距離が大きく取られるようになっている。このように、電極の長さを異ならせることによって、バックワイヤード20に対しパッケージ10を挿入する際に、電氣的な導通が取られる順序、すなわち相互の電極が接触される順序を3段階に分けることが可能となる。つまり、パッケージ10の挿入時においては、最初に電極Lがバックワイヤード20側に導通され、次いで、電極M、最後に、電極Sが導通される。

4

【0013】図1及び図2には、パッケージ10における各電極が、上記何れに属するのかわかり、L、M、Sの記号を付すことによって示してある。図に示すように、グラウンドGがLであり、パッケージ実装時に最初に導通される。次いで、電極VAPre及びVBPreがMであり、次に導通される。そして最後に、電極VA、VB、OBPRC及び電極C1、C2が導通される。ここで、電極OBPRCは、後述するCPU搭載パッケージ30から電源ユニット12を起動させるために用いる電極であり、CPU搭載パッケージ30の電極OBPENに、バックワイヤード20上の線路21を介して接続される。また、電極C1及びC2は、パッケージ10上で接続され、バックワイヤード20への実装時には、電極C1は接地され、電極C2はCPU搭載パッケージ30の電極LVへ接続される。コネクタ部11の電極の配列に関し、上記電極C1と電極C2は、十分離れた位置に配置されている。一つの実施例として、両電極C1、C2をコネクタ部11における両側端の電極とすることができる。

【0014】本実施形態において、バックワイヤード20は、その所定のコネクタにCPU搭載パッケージ30を実装可能である。CPU搭載パッケージ30は、パッケージ10に搭載された電源ユニット12を起動するための機能を備えたパッケージである。すなわち、CPU搭載パッケージ30は、実装検出手段としてのオペアンプ31、制御手段としてのCPU32及びスイッチ33を備える。オペアンプ31は、パッケージ10がバックワイヤード20上に確実に実装されたことを検出するためのものである。オペアンプ31の入力端子は、電極LVに接続されており、この電極LVは、パッケージ10が確実にバックワイヤード20上に実装され、その電極C1及びC2がバックワイヤード側に導通されることによって、接地される。その結果、オペアンプ31の入力はグラウンドレベルになる。

【0015】CPU32は、オペアンプ31からの出力レベルに応じて、スイッチ33をオン・オフ制御する。オペアンプ31からの出力レベルが所定のしきい値よりも高い、すなわち“High”である場合には、スイッチ33をオフとし、低い場合、すなわち“Low”である場合には、スイッチ33をオンに制御する。パッケージ10がバックワイヤード20上に確実に実装された場合、オペアンプ31の入力端子はグラウンドレベルになり、これが増幅されてCPU32に与えられ、スイッチ33がオンにされることとなる。スイッチ33は、パッケージ10の電極OBPRCに導通する電極OBPENに接続されており、スイッチ33がオンされることによって、パッケージ10上の電源ユニット12が起動される。

【0016】上記構成において、パッケージ10がバックワイヤード20に対し、不完全に挿入されている場合を想定する。パッケージ10がバックワイヤード20のコネクタに対し、斜めに挿入された場合、コネ

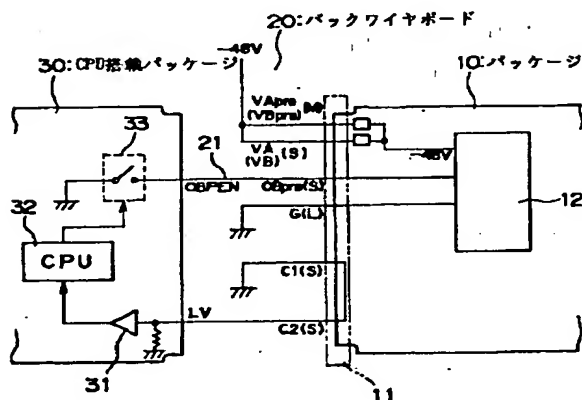
5

クタ部11の幾つかの電極がバックワイヤード20側に導通されないことがある。本実施形態におけるパッケージ10においては、電極C1とC2とは離れた位置に配置されており、且つこれらは最後に導通されるグループの電極Sであることから、パッケージ10の実装が不完全である場合には、少なくともその一方が導通しない。この場合、CPU搭載パッケージ30のオペアンプ31は、"High"レベルを出力したままとなり、CPU32はスイッチ33のオフ状態を維持する。従って、パッケージ10の実装が不十分である場合には、その電源ユニット12が起動されることはなく、電圧降下に基く動作異常を引き起こすことがない。

【0017】一方、パッケージ10が完全にバックワイヤード20上に実装された場合、上記電極C1とC2の双方が導通される。これによって、CPU搭載パッケージ30のオペアンプ31の出力は"Low"レベルに変化し、CPU32は、これを検知してスイッチ33をオンに切り替える。スイッチ33がオンされることによって、パッケージ10の電源ユニット12がはじめて起動されることとなる。

【0018】以上、本発明の一実施形態を図面に沿って説明した。しかしながら本発明は上記実施形態に示した事項に限定されず、特許請求の範囲の記載に基いてその変更、改良等が可能であることは明らかである。上記実施形態ではオペアンプ31、CPU32及びスイッチ33を他のパッケージ上に搭載した例を示したが、これら

【図1】



6

をバックワイヤード20上に備えて本発明を構成しても良い。

## 【0019】

【発明の効果】以上の如く本発明によれば、主基板に対し、副基板が確実に実装されない場合には、副基板上の電源が起動されることがないので、副基板の不完全な実装に伴う電源の異常動作を回避することができる。

## 【図面の簡単な説明】

## 【0020】

【図1】本発明に係る電源起動装置を実装した多重変換装置におけるパッケージ側の構成ブロック図である。

【図2】図1の回路図である。

【図3】パッケージのコネクタ部を拡大して示す図である。

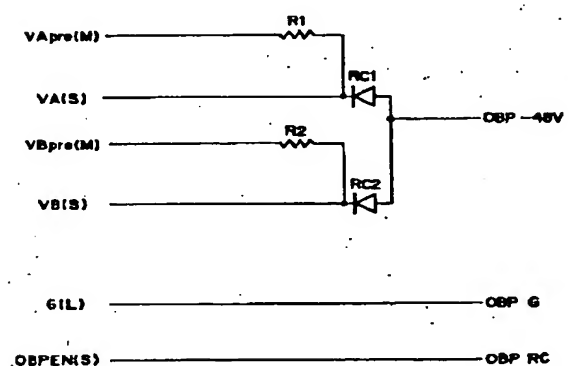
【図4】従来の多重変換装置におけるパッケージ側の構成ブロック図である。

【図5】図4の回路図である。

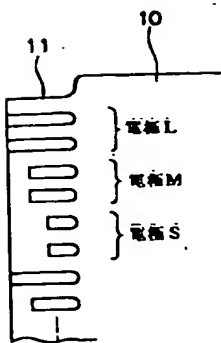
## 【符号の説明】

- 10 パッケージ
- 11 コネクタ部
- 12 電源ユニット
- 20 バックワイヤード
- 30 CPU搭載パッケージ
- 31 オペアンプ
- 32 CPU
- 33 スイッチ

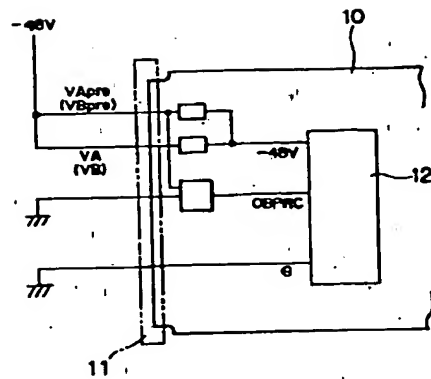
【図2】



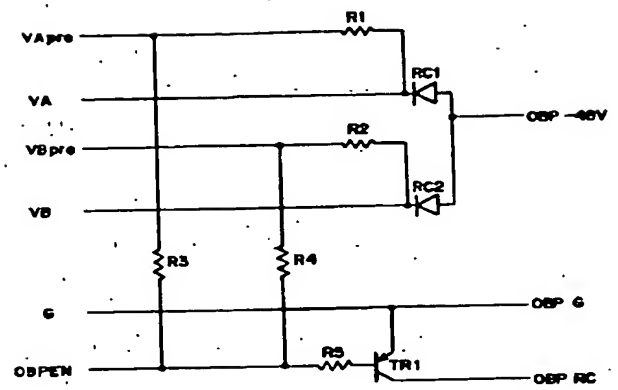
【図3】



【図4】



【図5】



**THIS PAGE BLANK (USPTO)**